

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES  
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
9. September 2005 (09.09.2005)

PCT

(10) Internationale Veröffentlichungsnummer  
**WO 2005/083794 A3**

(51) Internationale Patentklassifikation<sup>7</sup>: **H01L 29/78**,  
29/10, 21/336, 21/266

(21) Internationales Aktenzeichen: PCT/EP2005/002112

(22) Internationales Anmeldedatum:  
28. Februar 2005 (28.02.2005)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:  
10 2004 009 521.3  
27. Februar 2004 (27.02.2004) DE

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von  
US): AUSTRIAMICROSYSTEMS AG [AT/AT]; Schloss  
Premstätten, A-8141 Unterpremstätten (AT).

(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): KNAIPP, Martin  
[AT/AT]; Schwarzer Weg 49, A-8141 Unterpremstätten  
(AT).

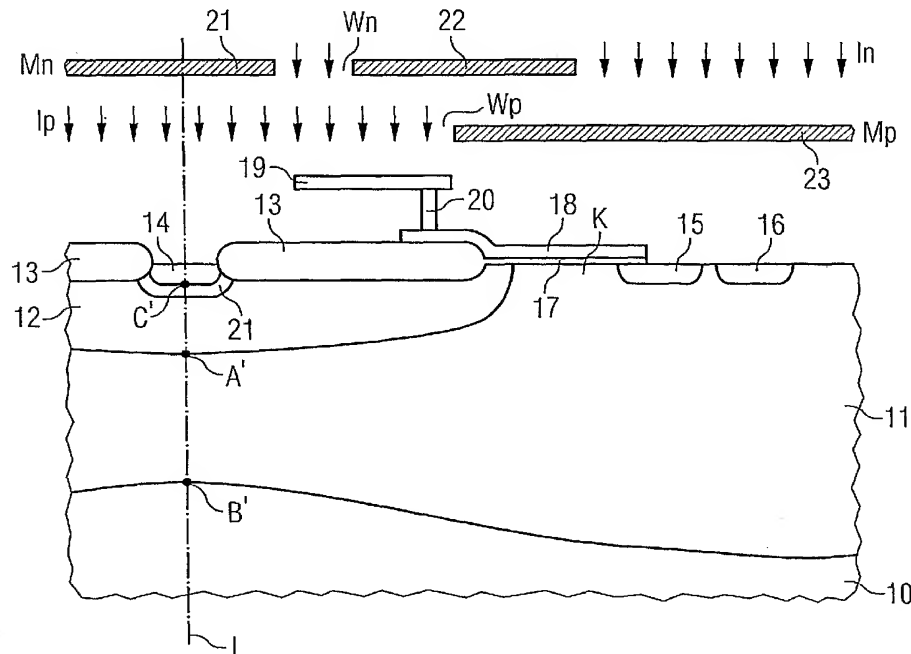
(74) Anwalt: EPPING HERMANN FISCHER PATENTAN-  
WALTSGESELLSCHAFT MBH; Ridlerstr. 55, 80339  
München (DE).

(81) Bestimmungsstaaten (soweit nicht anders angegeben, für  
jede verfügbare nationale Schutzrechtsart): AE, AG, AL,  
AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH,  
CN, CO, CR, CU, CZ, DK, DM, DZ, EC, EE, EG, ES, FI,  
GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE,  
KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD,  
MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG,  
PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ,  
TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA,  
ZM, ZW.

[Fortsetzung auf der nächsten Seite]

(54) Title: HIGH VOLTAGE PMOS TRANSISTOR

(54) Bezeichnung: HOCHVOLT-PMOS-TRANSISTOR



(57) Abstract: The invention relates to a high-voltage PMOS transistor comprising an insulated gate electrode (18), a p-type source (15) in an n-type well (11), a p-type drain (14) in a p-type well (12), which is located in the n-type well, and a field oxide region (13) between the gate electrode and drain. The depth (A'-B') of the n-type well below the drain (14) is less than its depth below the source (15) and the greatest depth (A'-C') of the p-type well lies below the drain (14).

[Fortsetzung auf der nächsten Seite]

WO 2005/083794 A3



(84) **Bestimmungsstaaten** (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), europäisches (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

**Veröffentlicht:**

— mit internationalem Recherchenbericht

— vor Ablauf der für Änderungen der Ansprüche geltenden Frist; Veröffentlichung wird wiederholt, falls Änderungen eintreffen

(88) **Veröffentlichungsdatum des internationalen**

**Recherchenberichts:** 15. Dezember 2005

Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

(57) **Zusammenfassung:** Bei einem Hochvolt-PMOS-Transistor mit einer isolierten Gate-Elektrode (18), einer p-leitenden Source (15) in einer n-leitenden Wanne (11), einem p-leitenden Drain (14) in einer p-leitenden Wanne (12), die in der n-Wanne angeordnet ist, und mit einem Feldoxidbereich (13) zwischen Gate-Elektrode und Drain, ist die Tiefe (A'-B') der n-leitenden Wanne unterhalb der Drain (14) geringer ist als unterhalb der Source (15) und die Tiefe (A'-C') der p-leitenden Wanne unterhalb der Drain (14) am grössten.

# INTERNATIONAL SEARCH REPORT

International Application No  
PCT/EP2005/002112

**A. CLASSIFICATION OF SUBJECT MATTER**  
IPC 7 H01L29/78 H01L29/10 H01L21/336 H01L21/266

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)  
IPC 7 H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal, WPI Data

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	EP 0 973 205 A (ELMOS SEMICONDUCTOR AG) 19 January 2000 (2000-01-19)	7, 18-20
A	column 7, line 30 - column 9, line 1; figures 1-6	1-3, 5, 6
X	STENGL R ET AL: "VARIATION OF LATERAL DOPING - A NEW CONCEPT TO AVOID HIGH VOLTAGE BREAKDOWN OF PLANAR JUNCTIONS" INTERNATIONAL ELECTRON DEVICES MEETING, WASHINGTON, DC, USA, 1 December 1985 (1985-12-01), pages 154-157, XP002013050 IEEE, NEW YORK, NY, USA the whole document	13
A	WO 03/092078 A (SANKEN ELECTRIC CO LTD ET AL) 6 November 2003 (2003-11-06) figure 1 -/-	1-3, 18

☒ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

\* Special categories of cited documents:

- \*A\* document defining the general state of the art which is not considered to be of particular relevance
- \*E\* earlier document but published on or after the international filing date
- \*L\* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- \*O\* document referring to an oral disclosure, use, exhibition or other means
- \*P\* document published prior to the international filing date but later than the priority date claimed

- \*T\* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- \*X\* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- \*Y\* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- \*&\* document member of the same patent family

Date of the actual completion of the international search

7 October 2005

Date of mailing of the international search report

18/10/2005

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax: (+31-70) 340-3016

Authorized officer

Morvan, D

# INTERNATIONAL SEARCH REPORT

International Application No  
PCT/EP2005/002112

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
P,A	-& EP 1 498 956 A (SANKEN ELECTRIC CO LTD) 19 January 2005 (2005-01-19) column 5, line 45 - column 10, line 5; figure 1	1-3,18
A	----- EP 0 524 030 A (FUJI ELECTRIC CO. LTD; FUJI ELECTRIC CO LTD) 20 January 1993 (1993-01-20) column 5, line 24 - column 6, line 18; figures 1-3,7	1-4,18
A	----- BASSIN C ET AL: "HIGH-VOLTAGE DEVICES FOR 0.5-MUM STANDARD CMOS TECHNOLOGY" IEEE ELECTRON DEVICE LETTERS, vol. 21, no. 1, January 2000 (2000-01), pages 40-42, XP000890465 IEEE, NEW YORK, NY, USA ISSN: 0741-3106 figure 1	1-3,18
A	----- KINOSHITA K ET AL: "A NEW ADAPTIVE RESURF CONCEPT FOR 20 V LDMOS WITHOUT BREAKDOWN VOLTAGE DEGRADATION AT HIGH CURRENT" PROCEEDINGS OF THE 10TH INTERNATIONAL SYMPOSIUM ON POWER SEMICONDUCTOR DEVICES & ICS (ISPSD '98), KYOTO, JP, 3 June 1998 (1998-06-03), pages 65-68, XP000801037 IEEE, NEW YORK, NY, USA ISBN: 0-7803-4752-8 paragraph B. "New device structure"; figure 1(b)	1-3,5
	-----	

# INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/EP2005/002112

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
EP 0973205	A	19-01-2000	AT 267461 T US 6111291 A	15-06-2004 29-08-2000
WO 03092078	A	06-11-2003	EP 1498956 A1 US 2005212073 A1	19-01-2005 29-09-2005
EP 1498956	A	19-01-2005	WO 03092078 A1 US 2005212073 A1	06-11-2003 29-09-2005
EP 0524030	A	20-01-1993	DE 69231832 D1 DE 69231832 T2 JP 3206026 B2 JP 5029620 A US 5319236 A	28-06-2001 22-11-2001 04-09-2001 05-02-1993 07-06-1994

# INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/EP2005/002112

## A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES

IPK 7 H01L29/78 H01L29/10 H01L21/336 H01L21/266

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

## B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

IPK 7 H01L

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, WPI Data

## C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	EP 0 973 205 A (ELMOS SEMICONDUCTOR AG) 19. Januar 2000 (2000-01-19)	7, 18-20
A	Spalte 7, Zeile 30 - Spalte 9, Zeile 1; Abbildungen 1-6	1-3, 5, 6
X	STENGL R ET AL: "VARIATION OF LATERAL DOPING - A NEW CONCEPT TO AVOID HIGH VOLTAGE BREAKDOWN OF PLANAR JUNCTIONS" INTERNATIONAL ELECTRON DEVICES MEETING, WASHINGTON, DC, USA, 1. Dezember 1985 (1985-12-01), Seiten 154-157, XP002013050 IEEE, NEW YORK, NY, USA das ganze Dokument	13
A	WO 03/092078 A (SANKEN ELECTRIC CO LTD ET AL) 6. November 2003 (2003-11-06) Abbildung 1 -/-	1-3, 18



Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen



Siehe Anhang Patentfamilie

\* Besondere Kategorien von angegebenen Veröffentlichungen :

"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

"E" Älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

7. Oktober 2005

Absenddatum des internationalen Recherchenberichts

18/10/2005

Name und Postanschrift der Internationalen Recherchenbehörde

Europäisches Patentamt, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Morvan, D

## INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen  
PCT/EP2005/002112

C.(Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
P,A	-& EP 1 498 956 A (SANKEN ELECTRIC CO LTD) 19. Januar 2005 (2005-01-19) Spalte 5, Zeile 45 - Spalte 10, Zeile 5; Abbildung 1	1-3,18
A	EP 0 524 030 A (FUJI ELECTRIC CO. LTD; FUJI ELECTRIC CO LTD) 20. Januar 1993 (1993-01-20) Spalte 5, Zeile 24 - Spalte 6, Zeile 18; Abbildungen 1-3,7	1-4,18
A	BASSIN C ET AL: "HIGH-VOLTAGE DEVICES FOR 0.5-MUM STANDARD CMOS TECHNOLOGY" IEEE ELECTRON DEVICE LETTERS, Bd. 21, Nr. 1, Januar 2000 (2000-01), Seiten 40-42, XP000890465 IEEE, NEW YORK, NY, USA ISSN: 0741-3106 Abbildung 1	1-3,18
A	KINOSHITA K ET AL: "A NEW ADAPTIVE RESURF CONCEPT FOR 20 V LDMOS WITHOUT BREAKDOWN VOLTAGE DEGRADATION AT HIGH CURRENT" PROCEEDINGS OF THE 10TH INTERNATIONAL SYMPOSIUM ON POWER SEMICONDUCTOR DEVICES & ICS (ISPSD '98), KYOTO, JP, 3. Juni 1998 (1998-06-03), Seiten 65-68, XP000801037 IEEE, NEW YORK, NY, USA ISBN: 0-7803-4752-8 paragraph B. "New device structure"; figure 1(b)	1-3,5

# INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP2005/002112

Im Recherchenbericht angeführtes Patentdokument		Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
EP 0973205	A	19-01-2000	AT 267461 T	15-06-2004
			US 6111291 A	29-08-2000
WO 03092078	A	06-11-2003	EP 1498956 A1	19-01-2005
			US 2005212073 A1	29-09-2005
EP 1498956	A	19-01-2005	WO 03092078 A1	06-11-2003
			US 2005212073 A1	29-09-2005
EP 0524030	A	20-01-1993	DE 69231832 D1	28-06-2001
			DE 69231832 T2	22-11-2001
			JP 3206026 B2	04-09-2001
			JP 5029620 A	05-02-1993
			US 5319236 A	07-06-1994